

PUB-NO: JP357041131A
DOCUMENT-IDENTIFIER: JP 57041131 A
TITLE: DISCHARGE MACHINING PROCESS

PUBN-DATE: March 8, 1982

INVENTOR-INFORMATION:

NAME

HARUKAWA, SHIGEHISA

COUNTRY

ASSIGNEE-INFORMATION:

NAME

SEIKO INSTR & ELECTRONICS LTD

COUNTRY

APPL-NO: JP55113190

APPL-DATE: August 18, 1980

US-CL-CURRENT: 219/69.18

INT-CL (IPC): B23P 1/08

ABSTRACT:

PURPOSE: To get it finished to be a finished plane which is smooth, glossy, and exceedingly small in its roughness in such a way that a proper machining gap is formed between an electrode and a work, and discharge machining is done by means of applying a unit pulse group which has long pulse width and short quiescent time.

CONSTITUTION: A gap between an electrode 4 and a work 5 is formed into a proper machining gap 11 which permits discharge, and does not entirely remove the roughness of the work 5, and the electrode 4 is stopped. Discharge machining is done by means of generating a unit pulse group which has the pulse width ON in the long machining unit and short interval OFF through a transistor circuit. In other words, the electrode 4 is set to positive, the work 5 set to negative in their polarities, pulse waveform voltage is applied to the gap 11, discharge column 8 is generated at the tips of the roughness 1, so that the tip parts are evaporated for a short time, and their dissolved parts 9 are formed. With the lapse of time, the discharge column 8 grows bigger, current density is decreased, and the dissolved parts are increased. Here, when current is turned off, the surface of the work 5 is turned out to be a smoothly finished roughness 3, discharge scrapes 10 are adhered thereon to be protective film, and when electric discharge is applied thereon, the roughness 3 can be finished.

COPYRIGHT: (C) 1982, JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭57—41131

⑪ Int. Cl.³
B 23 P 1/08

識別記号

庁内整理番号
6902—3C

⑬ 公開 昭和57年(1982)3月8日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 放電加工方法

⑮ 特 願 昭55—113190

⑯ 出 願 昭55(1980)8月18日

⑰ 発 明 者 春川茂久

東京都江東区亀戸6丁目31番1

号株式会社第二精工舎内

⑱ 出 願 人 株式会社第二精工舎

東京都江東区亀戸6丁目31番1
号

⑲ 代 理 人 弁理士 最上務

明 細 書

1. 発明の名称 放電加工方法

2. 特許請求の範囲

(1) 電極と被加工物間に放電可能な適正加工間隙を形成し、上記状態において上記電極を停止させ、長い加工単位のパルス増 \square と短い間隔 \square を持つた単位パルス集団を発生させるようにし、上記適性加工間隙に繰り返し供給して放電加工を行ない良好な面粗を得られることを特徴とする放電加工方法。

(2) 放電加工が可能であり、且つ上記被加工物の荒粗面を完全に取り去つてしまわない適性加工間隙を形成して、上記電極を停止させることを特徴とする特許請求の範囲第1項に記載の放電加工方法。

3. 発明の詳細な説明

本発明は放電加工により被加工物の表面を良好

な面粗度に仕上げる放電加工方法に関するものである。

従来の放電加工では最初に被加工物を荒加工により第2図(A)に示す荒粗面1を有する状態にしたのち、第8図に示すトランジスタ回路や第9図に示すコンデンサ回路により電極4と被加工物5の間の加工間隙に周期的にパルス波形電圧を印加し、上記電極4の送りを制御しながら放電させることにより、被加工物5の表面の荒粗面1を取り去り、第2図(B)に示す細かい仕上粗面2を形成していた。

ところで、上記電極4の送り制御は常に上記加工間隙の電圧平均値が一定になるように、加工間隙の電圧を予め設定された基準電圧と比較して、その差に基づいてモータ、油圧等で構成される駆動装置を制御する方法を採られていた。このため被加工物5の表面に形成される面粗度は、上記回路により供給されるパルス波形により決定され、第2図(B)に示すように鋭角で、梨地状の欠点のない表面2となつてしまふ欠点があつた。

さらに、被加工物5の荒粗面1は完全に取り去

り付上粗面2を形成するため、加工時間を費し、そのため放電状態を安定させるのに第3図のように噴流装置6や吸引装置(図示せず)といった方法により放電屑10を排除する補助方法を必要と欠点があつた。

この発明は上記の欠点を解消し、短時間で被加工物5を滑らかに光沢のある表面に仕上げる放電加工方法を提供するものである。

この発明において先ず最初に被加工物を荒加工することにより第2図(A)に示す荒粗面1にしたのち、第4図に示すように電極4と被加工物5の間隙を放電可能であり、且つ上記被加工物5の荒粗面を完全に取り去つてしまわない適性加工間隙11に形成し、その状態において上記電極4を停止させる。第8図に示すトランジスタ回路により、第1図(B)に示す長い加工単位のパルス幅 ω と短い間隔 ω' を持つた単位パルス集団を発生させるようにし、上記適正加工間隙11に繰り返し供給して放電加工を行なう。

本発明による加工方法による過程を更に図面を

その後の放電は上記保護膜と上記被加工物5との間で行なわれることになり上記電極4は殆んど消耗しないで、滑らかに光沢のある良好な仕上粗面3に仕上がる。

従来プラスチック金型・鍛造金型のように表面を滑らかに光沢を出す必要がある被加工物等は、放電加工後にラッピング・ホーニング等の二次加工を必要としていたが、本発明による放電加工法によれば被加工物表面を光沢のある滑らかな粗面に仕上げることで上記二次加工を省くことができる。しかも、被加工物表面を取り去る量は、従来に比べて極めて少なく短時間で仕上げるので、その実用的効果は大なるものがある。

4 図面の簡単な説明

第1図(A)、(B)は加工間隙のパルス電圧波形を示す図であり、(A)は従来仕上加工の波形、(B)は本発明に用いる波形である。

第2図(A)、(B)、(C)は被加工物の表面を示す説明図であり、(A)は荒粗面、(B)は従来の仕上

用いて説明する。

先ず最初に第4図のように電極4と被加工物5を適性加工間隙11の状態に形成する。ここで1が荒粗面であり、予め通常の方法で荒加工により形成されている電極4は停止している。

上記状態において上記電極4を+、上記被加工物5を-の極性にして第1図(B)のようなパルス波形電圧を上記適正加工間隙11に印加する。第5図が放電を開始した初期の状態であり、上記荒粗面1の先端に放電柱8を起し、このときの電流密度は非常に高く非常に高温となり先端部は非常に短い時間に蒸発してしまい放電柱8近くの表面は熱伝導により溶解して溶解部9が出来る。

第6図はさらに時間が経過した後の状態であり、放電柱8は太くなつて電流密度が下がり、放電柱8近くの表面の温度も下がるが、溶解部9が多くなる。ここで電流を切ると第7図に示すように、上記被加工物5の表面は鈍角で滑らかな仕上粗面3となる。そして電極表面に放電屑10が付着して電極表面を覆うことになり保護膜ができる。

粗面、(C)は本発明による仕上粗面を各々説明する。

第3図は従来の加工方法を行なう装置の概略説明図である。

第4図から第7図までが本発明による放電加工における過程を説明する説明図である。

第8図及び第9図は放電加工装置に用いられる電極回路図の説明図である。

1…荒粗面 2…仕上粗面 3…仕上粗面

4…電極 5…被加工物 11…適正加工間隙

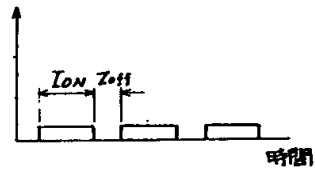
以 上

出願人 株式会社 第二精工舎

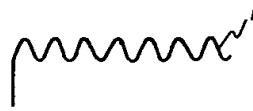
代理人 弁理士 最 上 務



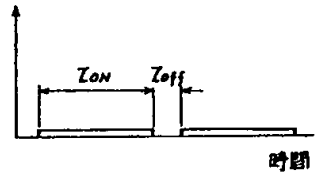
第 1 圖 (A)



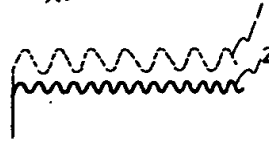
第 2 圖 (A)



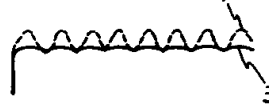
第 1 圖 (B)



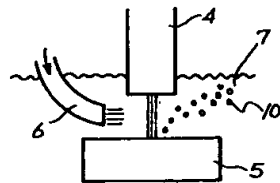
第 2 圖 (B)



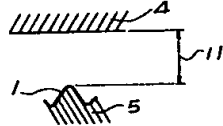
第 2 圖 (C)



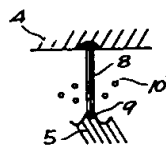
第 3 圖



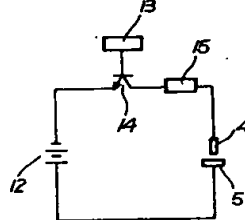
第 4 圖



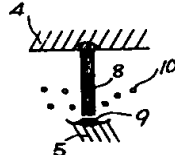
第 5 圖



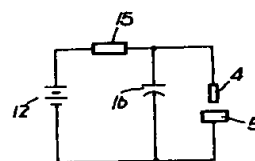
第 8 圖



第 6 圖



第 9 圖



第 7 圖

